

ARQUITETURA DE COMPUTADORES

1ª LISTA DE EXERCÍCIOS

- 1) Explique o conceito de “Maquina Virtual”.
- 2) Qual é a diferença entre um Interpretador e um Tradutor?
- 3) Descreva comparativamente os conceitos de montador e compilador.
- 4) Considere um computador com interpretadores idênticos nos níveis 1, 2 e 3. Um interpretador gasta n instruções para busca, decodificação e execução de uma instrução do nível imediatamente superior. A interpretação de uma instrução de nível 1 demora k segundos. Quanto tempo levará uma instrução nos níveis 2, 3 e 4?
- 5) Descreva a Arquitetura básica proposta por Von Neumann e as vantagens da mesma em relação aos computadores anteriores à mesma.
- 6) Enumere as vantagens da microprogramação de instruções.
- 7) Descreva o ciclo de busca-decodificação-execução de instruções de uma CPU.
- 8) Um certo cálculo é altamente sequencial. Explique se o mesmo seria executado de modo mais eficiente num processador *pipeline* ou num *array processor*. Justifique.
- 9) Descreva os princípios gerais em que se baseia a arquitetura superescalar.
- 10) Destaque as diferenças entre o nível de microprogramação e o nível de máquina convencional.
- 11) Que critérios devem ser adotados no projeto do formato de um conjunto de instruções?
- 12) Qual é a razão do uso de expansão do código de operação num conjunto de instruções de nível de máquina convencional? Como é implementada?
- 13) Explique o conceito de ortogonalidade do código de operação e operandos numa instrução de nível 3.
- 14) O que são “Modos de Endereçamento”?
- 15) Descreva: Endereçamento Imediato, Direto, Direto via Registrador, Indireto via Registrador, por Indexação e por Estrutura de Pilha. Destaque aplicações para as quais cada um destes modos é mais apropriado.
- 16) Analise comparativamente os esquemas de E/S (em nível ISA): E/S Programada, E/S por Interrupção e E/S com DMA.
- 17) Descreva a implementação de Procedimentos usando a Pilha.
- 18) Qual é a diferença entre Procedimentos e Co-Rotinas?
- 19) O que caracteriza uma Armadilha (Trap)?
- 20) Descreva como é que são atendidas as interrupções pela CPU no nível ISA.